



REPTAR

*Reconfigurable Embedded Platform for
Training And Research*



Cours **CSE**

HEIG-VD
Institut REDS, Reconfigurable & Embedded Digital Systems
rte Cheseaux 1, 1400 Yverdon-les-Bains
<http://www.reds.ch/>

heig-vd

Haute Ecole d'Ingénierie et de Gestion
du Canton de Vaud

Buts du projet



- Projet **géré** et **réalisé** par l'institut **ReDS**
- **Rassembler** des compétences dans la conception matérielle et logicielle et l'intégration en une seule plate-forme embarquée
- Disponibilité d'une plate-forme embarquée pour le **prototypage rapide** de projets et d'exploration avec des **partenaires industriels**
- Plateforme extensible et **modulaire**
- Carte pour **laboratoires** de haute complexité pour les cours d'informatique, de systèmes embarqués, de l'architecture des processeurs et de la conception numérique
- Logiciels et outils **open-source**
- **Transfert de technologie** à l'industrie

Multiple configurations



Rapid prototyping configuration

Embedded platform
CPU, FPGA & 7" screen

Standalone CPU board

**Complex digital design
in FPGA**

3

Reconfigurable and Embedded Digital Systems

La genèse



- Identifier les fonctionnalités de base
 - nécessaires, optionnelles, must-have
- Plusieurs itérations
 - Outils: tableau, arbre, brainstorming, etc...

→ vers la spécification détaillée

Spécifications



- Les fonctionnalités sont détaillées pour permettre un premier choix de composants (candidats) possibles
- A chaque fonctionnalité, le meilleur composant est choisi selon divers critères:
 - Répond-t-il entièrement à la fonction ?
 - N'est-il pas trop complexe ?
 - Disponibilité ?
 - Prix ?
 - Support hardware et/ou logiciel complet ?
- Choix définitif des composants principaux

→ vers la schématique complète

5

Reconfigurable and Embedded Digital Systems

ReDS

Schématique



- Etude complète de tous les composants
- Derniers choix ou modifications de composants (si nécessaires) et mise à jour de la spécification à chaque changement
- Prendre un soins particulier à :
 - Alimentations (démarrage en //, en série,...)
 - Horloges, Reset (Etat à la mise sous tension)
 - Debug et Test (mise en route de la carte)
 - Différentes tensions entre les chips
 - I/O (connecteurs, bouton, leds)

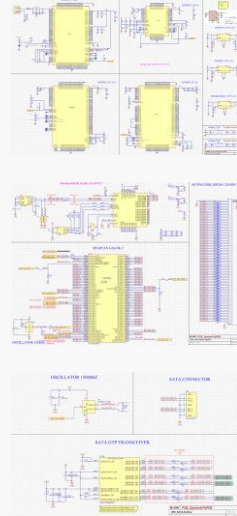
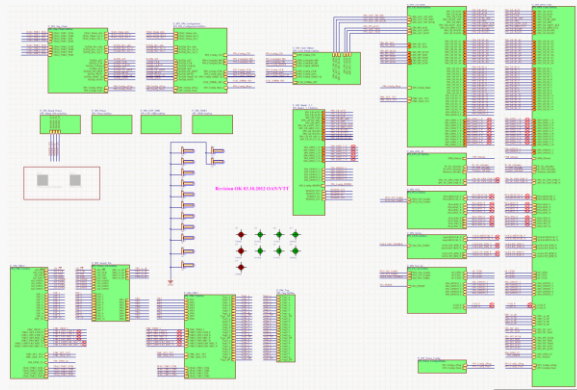
→ vers le Layout (PCB) de la carte

6

Reconfigurable and Embedded Digital Systems

ReDS

Schématique (FPGA)



7

Reconfigurable and Embedded Digital Systems

ReDS

Layout



- Il est important de:
 - Définir la mécanique (taille, épaisseur, matériaux)
 - Définir les règles de routage en accord avec le fabricant
 - Définir le layer stack dès le départ (évolutif)
 - Définir les plans de masse et d'alimentation (évolutif)
 - Définir les zones et signaux critiques à router en premier
 - Définir les plans à impédances contrôlées

8

Reconfigurable and Embedded Digital Systems

ReDS

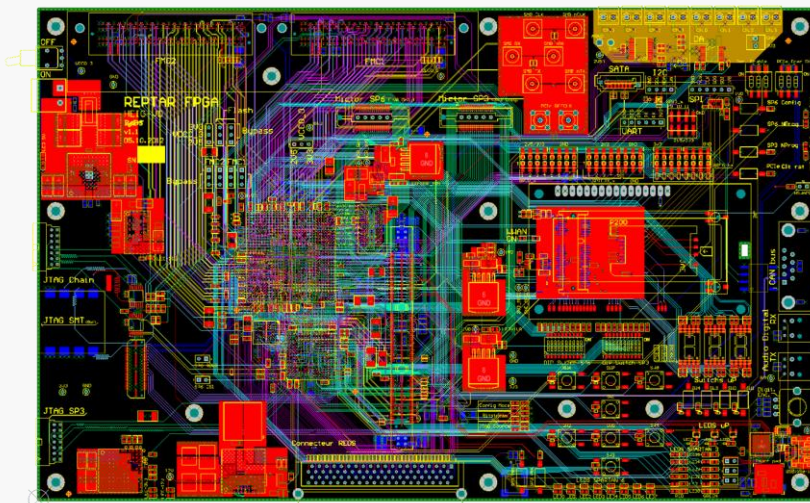
Layout



- Le PCB REPTAR, c'est:

- 2 PCB (CPU et FPGA)
- 10 et 18 couches
- FR-4
- 7 et 12 alimentations différentes
- Signaux à impédance contrôlée
- Paires différentielles
- BGA et LGA

Layout (FPGA)

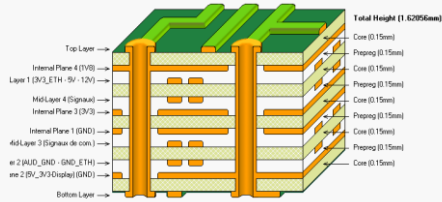
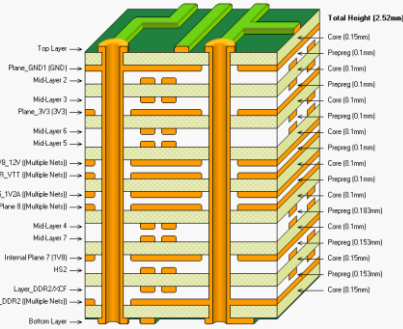


PCB



• Layers

- Carte FPGA 18 couches
- Carte CPU 10 couches



11

Reconfigurable and Embedded Digital Systems

ReDS

PCB

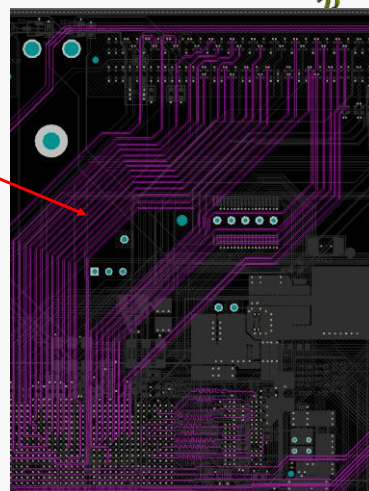
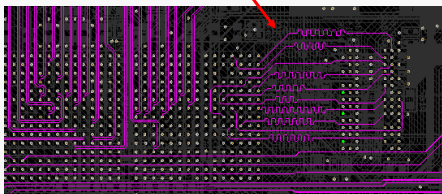


• Signaux High-speed

Carte FPGA

FMC
Paires différentielles

DDR2
Adaptation des longueurs



12

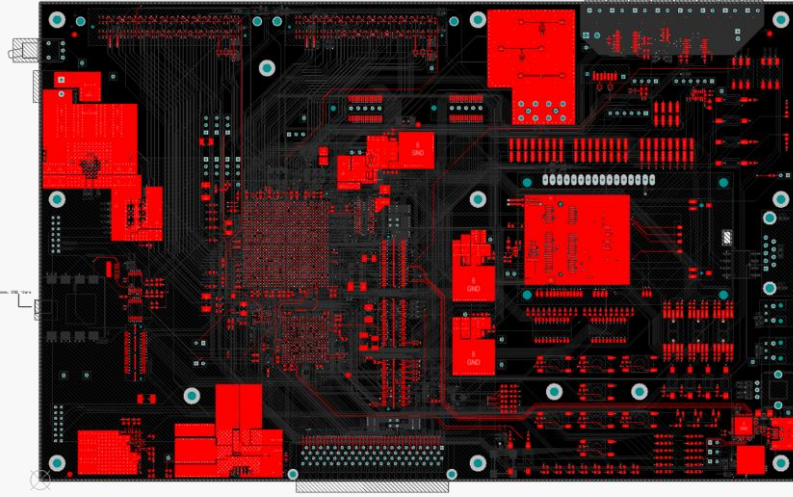
Reconfigurable and Embedded Digital Systems

ReDS

PCB



- Alimentations carte FPGA



13

Reconfigurable and Embedded Digital Systems

ReDS

PCB

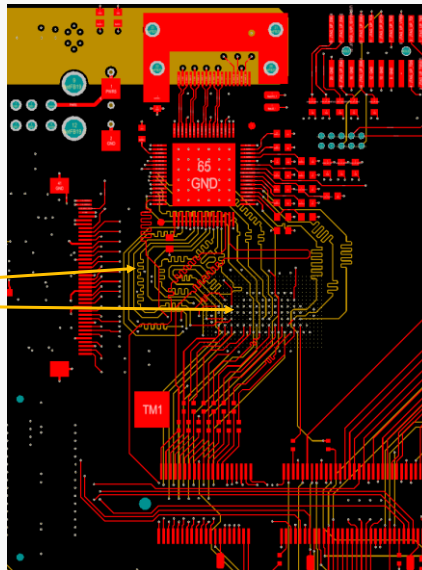


- Routage complexe

Carte CPU

HDMI out

Adaptation des longueurs +
Adaptation des niveaux élec.



14

Reconfigurable and Embedded Digital Systems

ReDS

Fabrication



- **Combien coûte la plate-forme REPTAR ?**

- Base de 30 unités
- Pas d'antenne GPS
- PCB, montage
- Mise en route (1h)
- Mécanique telle que support plexi, support écran, supports antennes GPS et GSM, support alimentation



- **Carte CPU**

- 1'320 CHF TTC
- Composants inclus écran & carte d'adaptation, 1 antenne Wifi, 1 antenne GSM
- Emulateur JTAG/USB Blackhawk USB100v2 ~100 CHF



- **Carte FPGA**

- 2'200 CHF TTC

- **Carte complète**

- 3'520 CHF TTC

15

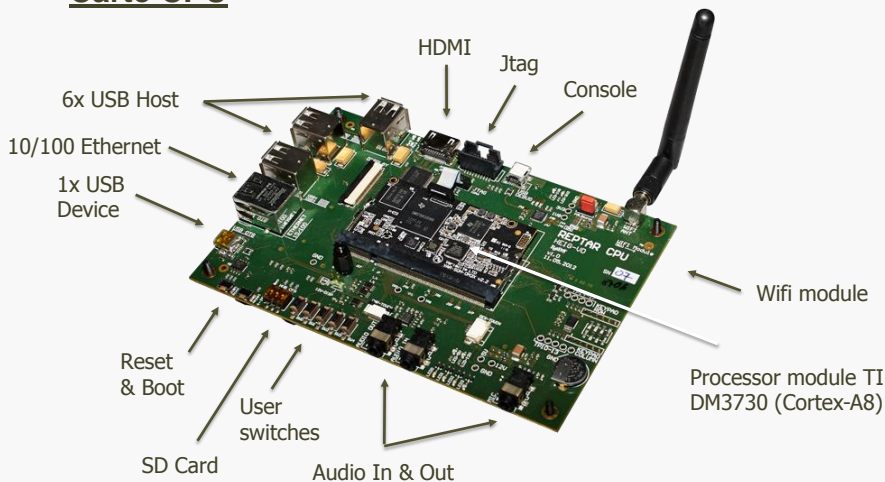
Reconfigurable and Embedded Digital Systems

RedS

Carte CPU



- **Carte CPU**



16

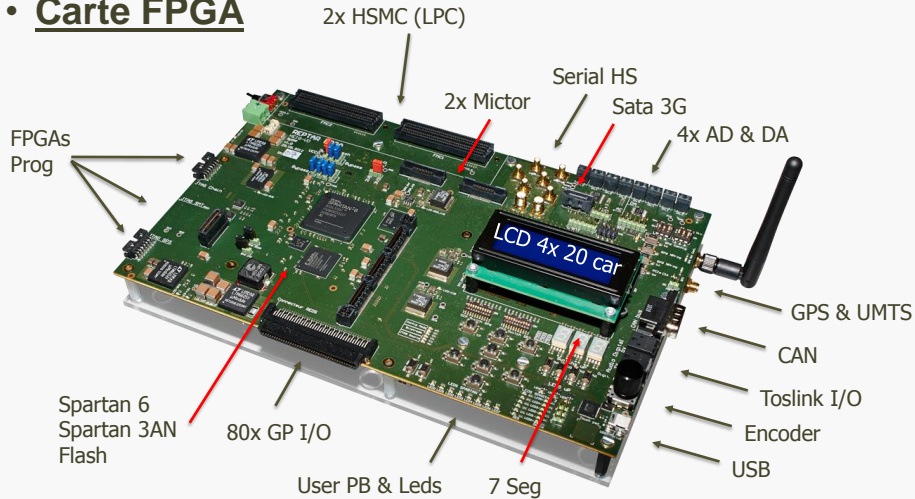
Reconfigurable and Embedded Digital Systems

RedS

Carte FPGA



• Carte FPGA



17

Reconfigurable and Embedded Digital Systems

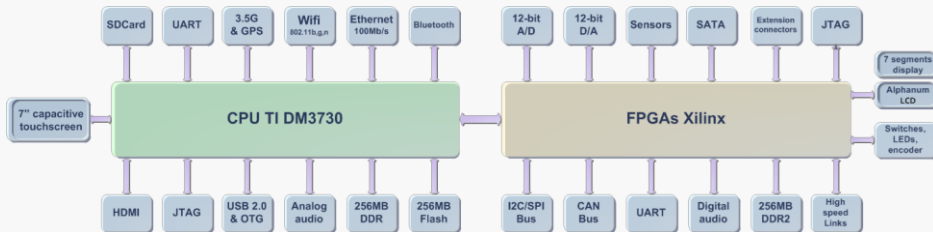


Hardware overview



• Architecture fonctionnelle

- Modularité matérielle et fonctionnelle
 - Carte FPGA autonome
 - Carte CPU autonome (sous réserve)



18

Reconfigurable and Embedded Digital Systems

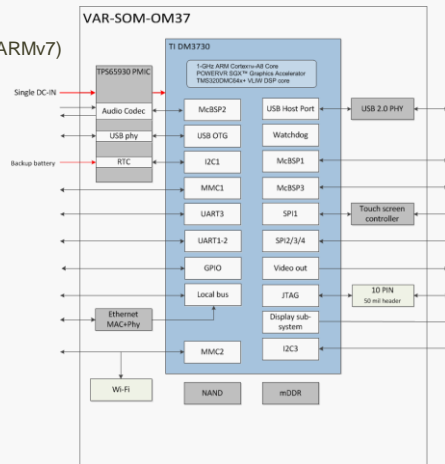


Hardware REPTAR



• Module CPU

- Module original: **Variscite VAR-SOM-OM37**
- Microcontrôleur **DM 3730** à base d'un **Cortex-A8** (ARMv7) (compatible OMAP 3)
- Fréquence CPU de 1 GHz
- **RAM DDR** 256 MB (64-512 MB)
- Mémoire **flash** de 256 MB (256-512 MB)
- Interface **SDcard**
- Interface pour écran TFT / **Sortie HDMI**
- Interface **écran tactile capacitif**
- Interfaces **UART/I2C/SPI**
- Interface **Ethernet 100Mbit**
- DAC/ADC **16 bits** linéaire audio stereo
- MIC et Line In & Out
- Interfaces USB 2.0 Host + OTG
- **Support pour JTAG**



19

Reconfigurable and Embedded Digital Systems

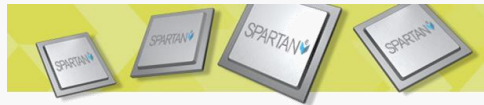


Hardware REPTAR



• Circuits programmables

- **FPGA** Xilinx Spartan 6
- XC6SLX150TFGG900-3
- **147'443 éléments logiques**
- **184'304 Flip-flop**
- 1'335 Kbit de RAM distribuée
- 4'824 Kbit de blocs RAM
- 4 MCB
- 8 Transceivers (GTP) @ 3GHz
- **Support pour JTAG**

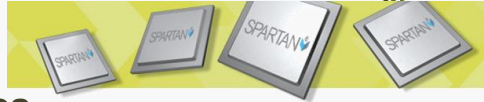


20

Reconfigurable and Embedded Digital Systems



Hardware REPTAR



• Circuits programmables

- FPGA utilisée pour la **configuration**
- Xilinx Spartan3 AN XC3S200AN-5FTG256C
 - Pilotage du chargement du bitstream dans la Spartan 6
 - Arbitreur de la chaîne JTAG
- Xilinx PlatformFlash XCF32P
 - Stockage jusqu'à **4 bitstreams compressés** pour la Spartan 6

21

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



• Dispositifs d'affichage

- Ecran **tactile capacitif 7"**
 - 800 x 480
 - I²C pour la surface tactile
 - Possibilité de connecter un écran résistif à la place du capacitif



- Affichage **LCD**
 - 4 x 20 lignes



- Affichage **7-segments**

- **HDMI**

- Sortie simultanée sur écran tactile & HDMI



22

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



• Sous-système Mémoire

- Mémoire externe DDR2 SDRAM (connectée à la Spartan6)
 - 256 MB
 - 800 MHz
- Mémoire flash parallèle (sur module CPU)
 - 256 MB
- Mémoire DDR SDRAM (sur module CPU)
 - 256 MB
 - 400 MHz
- Interface **SDCard** présente sur le module CPU



23

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



• Sous-système des horloges

- Horloge **150 MHz** (pour le sous-système SATA)
- Horloge **125 MHz** (pour le sous-système PCIe)
- Horloge **100 MHz** (pour logique interne Spartan 6)
- Horloge **100 MHz** (pour logique interne Spartan 3AN)
- Horloge *lente* **25 MHz** (pour logique interne Spartan 6)
- La FPGA Spartan 6 distribue les horloges suivantes à partir de son circuit PLL
 - Mémoire externe DDR2
 - Interface PCIe
 - Interface SATA



24

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR

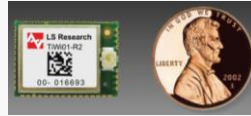


- **Sous-système de communication**

- Module 100 Mbit Ethernet intégré au module CPU

- Module **WIFI & Bluetooth**

- IEEE 802.11 b/g/n compatible
- BT 2.1 compatible



- Module **3G & GPS**

- Module mini carte PCI Express (*full size*)
- WCDMA/HSPA/HSPA Evolution, GPRS/EDGE, UMTS et GSM
- GPS assisté



25

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



- **Interfaces utilisateur**

- Tous ces composants sont situés soit sur la carte CPU, soit sur la carte FPGA, et fournissent ainsi des facilités pour le *debug* des circuits déployés.
- LEDs
- Boutons-poussoir
- Boutons *reset* (CPU & FPGA)
- Interfaces de *debug* (**connecteurs Mictor**)



26

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



- **Interfaces sérielles**

- Toutes ces interfaces interconnectent le CPU, FPGA et les différents capteurs embarqués.

- **UART**

- **I²C**

- **SPI**

- **CAN**



27

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



- **Sous-système audio**

- Audio 16 bits stéréo analogique

- 1 mini jack line In
- 1 mini jack line Out
- 1 Mic pre-amp mini jack



- Audio numérique

- 1 récepteur **Toslink**
- 1 émetteur **Toslink**



28

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



- **Sous-système USB**

- 6 connecteurs de type *host* (*hub* externe sur la carte CPU)
- 1 connecteur OTG (intégré au module CPU)
- 1 connection directe USB-UART vers la FPGA
- 1 connection directe USB-UART vers le CPU pour une console série



29

Reconfigurable and Embedded Digital Systems

ReDS

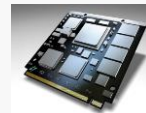
Hardware REPTAR



- **Liens haute vitesse**

- **3 connecteurs SMB** permettent l'accès aux *transceivers* haute vitesse de la Spartan 6
 - 1 entrée différentielle
 - 1 sortie différentielle
 - Une entrée d'horloge de référence
- **1 connection PCIe** entre la Spartan 6 et le module CPU
 - 2 voies
 - Horloge de référence interne ou externe
- **1 lien SATA** entre la Spartan 6 et le module CPU
- **1 connecteur externe SATA** depuis la Spartan 6

QSEVEN



30

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



• Capteurs et actuators

- Capteur de température
- Capteur de lumière
- *Buzzer*
- Encodeur incrémental
- Accéléromètre



31

Reconfigurable and Embedded Digital Systems

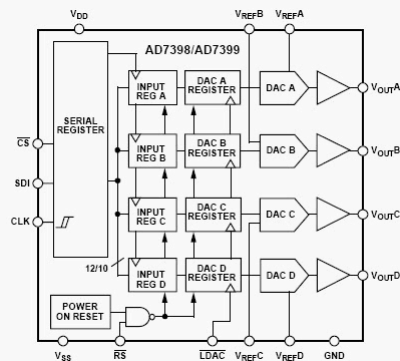
ReDS

Hardware REPTAR



• Convertisseurs AD/DA

- **DAC 12-bit**
 - 4 canaux
 - Interface SPI
 - Alimentation unique 3V-5V
- **ADC 12-bit**
 - 4 canaux
 - Echantillonnage 1 MHz
 - Interface SPI
 - Alimentation analogique entre 2.7-5.25 V
 - Alimentation numérique entre 1.7-5.25 V



32

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



- **Sous-système JTAG**

- Configuration de la Spartan 6 et PlatformFlash avec JTAG
- Module USB Platform Cable directement intégré à la carte FPGA
 - Possibilité de choisir entre un connecteur JTAG classique (via Platform Cable Xilinx externe) et un câble USB



- Chaîne JTAG configurable par *jumper* avec Spartan 6, PlatformFlash, FMC1 & FMC2 (*bypass*)
- La Spartan 3AN possède son propre JTAG

33

Reconfigurable and Embedded Digital Systems

ReDS

Hardware REPTAR



- **Connecteurs d'extension**

- **2 connecteurs FMC LPC**
 - **34 lignes différentielles** ou **58 signaux *single-ended***
 - 1 paire haute vitesse
 - Signaux d'horloge
 - Interface **JTAG**
 - Interface I2C



- **Connecteur DHB DDK**
 - **78 signaux** GPIOs depuis la FPGA Spartan 6

34

Reconfigurable and Embedded Digital Systems

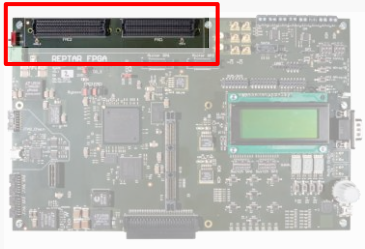
ReDS

Hardware REPTAR



- **Extensions de la FPGA: standard FMC**

- Standard de cartes mezzanines pour FPGA
- 2 connecteurs : 58 signaux (ou 34 lignes différentielles)



35

Reconfigurable and Embedded Digital Systems

ReDS

FPGAs



Bloc diagramme - Spartan6

36

Reconfigurable and Embedded Digital Systems

ReDS

